

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application: 2002年 8月22日

出願番号

Application Number: 特願2002-242267

[ST.10/C]:

[JP2002-242267]

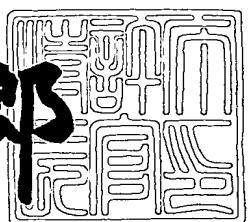
出願人

Applicant(s): 日新電機株式会社

2003年 3月18日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3017706

【書類名】 特許願

【整理番号】 P14-265

【提出日】 平成14年 8月22日

【あて先】 特許庁長官 殿

【国際特許分類】 H02M 3/22

【発明の名称】 DC - DCコンバータ

【請求項の数】 4

【発明者】

【住所又は居所】 京都府京都市右京区梅津高畠町47番地 日新電機株式会社内

【氏名】 栗尾 信広

【発明者】

【住所又は居所】 京都府京都市右京区梅津高畠町47番地 日新電機株式会社内

【氏名】 長谷部 孝弥

【特許出願人】

【識別番号】 000003942

【氏名又は名称】 日新電機株式会社

【代理人】

【識別番号】 100064584

【弁理士】

【氏名又は名称】 江原 省吾

【選任した代理人】

【識別番号】 100093997

【弁理士】

【氏名又は名称】 田中 秀佳

【選任した代理人】

【識別番号】 100101616

【弁理士】

【氏名又は名称】 白石 吉之

【選任した代理人】

【識別番号】 100107423

【弁理士】

【氏名又は名称】 城村 邦彦

【選任した代理人】

【識別番号】 100120949

【弁理士】

【氏名又は名称】 熊野 剛

【選任した代理人】

【識別番号】 100121186

【弁理士】

【氏名又は名称】 山根 広昭

【手数料の表示】

【予納台帳番号】 019677

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 DC-DCコンバータ

【特許請求の範囲】

【請求項1】 フルブリッジ構成のスイッチング素子により直流電源の電源電圧を交流に変換する一対の変換回路部を前記直流電源に対して並列接続し、各変換回路部の出力側にトランスを介して整流回路部を設け、前記各変換回路部とトランスとの間に直列コンデンサを挿入接続した回路構成を単位ユニットとし、この単位ユニットを前記直流電源に対してn群設け、各単位ユニットの一方の整流回路部のトランス二次側をn群間で直列に接続すると共に、他方の整流回路部のトランス二次側をn群間で直列に接続したことを特徴とするDC-DCコンバータ。

【請求項2】 前記n群の単位ユニットにおける一対の変換回路部を前記直流電源に対して直列接続したことを特徴とする請求項1に記載のDC-DCコンバータ。

【請求項3】 前記n群の単位ユニットを直流電源に対して並列に接続したことを特徴とする請求項2に記載のDC-DCコンバータ。

【請求項4】 前記n群の単位ユニットを直流電源に対して直列に接続したことを特徴とする請求項2に記載のDC-DCコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はDC-DCコンバータに関し、詳しくは、直流電源回路に使用され、直流電源の電源電圧を、異なった直流電圧に変換するDC-DCコンバータに関する。

【0002】

【従来の技術】

例えば直流電源回路に使用されるDC-DCコンバータの一例を図7に示す。

【0003】

図7に示すDC-DCコンバータは、二対のスイッチング素子Q₁, Q₄とQ₂

、 Q_3 および Q_5 、 Q_8 と Q_6 、 Q_7 をフルブリッジ構成で接続した一対の変換回路部1、2と、その変換回路部1、2の出力側に接続された二つのトランス T_{r_1} 、 T_{r_2} と、そのトランス T_{r_1} 、 T_{r_2} の二次側出力に接続され、二対のダイオード D_1 、 D_4 と D_2 、 D_3 および D_5 、 D_8 と D_6 、 D_7 からなる一対の整流回路部3、4と、その整流回路部3、4の出力側に共通して接続されたLC平滑回路部5とで構成されている。このDC-DCコンバータにおいて、一対の変換回路部1、2は直流電源Eに対して並列に接続されている。また、各変換回路部1、2の出力側とトランス T_{r_1} 、 T_{r_2} の一次側との間には直列コンデンサ C_1 、 C_2 が挿入接続されている。

【0004】

このDC-DCコンバータでは、変換回路部1、2のスイッチング素子 Q_1 、 Q_4 と Q_2 、 Q_3 および Q_5 、 Q_8 と Q_6 、 Q_7 を交互にオンオフさせて交流波形出力を得る。この変換回路部1、2の交流波形出力をトランス T_{r_1} 、 T_{r_2} により変成し、そのトランス T_{r_1} 、 T_{r_2} の二次側出力を整流回路部3、4により整流すると共にLC平滑回路部5により平滑することにより、所望の直流電圧 V_{OUT} を生成する（例えば、特開2002-223565号公報参照）。

【0005】

【発明が解決しようとする課題】

ところで、前述したDC-DCコンバータの変換容量を増大させる手段としては、DC-DCコンバータを構成する部品に電圧・電流の大きな半導体素子や大型のトランスを用いる手段が実現可能である。

【0006】

しかしながら、図7に示す構成を具備したDC-DCコンバータ単機の変換容量を増加させねばならぬほど、DC-DCコンバータの汎用性が低下する。つまり、単機容量が小さいDC-DCコンバータであれば、その小さい容量よりも大きな容量を必要とする種々の容量に対応することが可能であつて柔軟性はあるが、単機容量が大きいと、その大きな容量よりも小さい容量を必要とする用途に対応することが困難となる。

【0007】

また、DC-DCコンバータを構成する部品に電圧・電流の大きな半導体素子を用いた場合、高速・高性能の半導体素子を得ることが非常に困難であることや、大型のトランスを用いた場合、コア特性が良好なものを得ることが困難であった。

【0008】

このようにDC-DCコンバータの単機容量を増大させる手段は、前述した問題点があることから好ましくない。そこで、DC-DCコンバータの変換容量を増大させる他の手段として、図7に示すDC-DCコンバータの回路構成を単位ユニットとして、複数の単位ユニットを直流電源Eに対して並列接続することが考えられる。

【0009】

例えば、二つの単位ユニットA₁、A₂を直流電源Eに対して並列接続したDC-DCコンバータを図8に示す。

【0010】

同図に示すDC-DCコンバータの単位ユニットA₁は、フルブリッジ構成のスイッチング素子Q₁₁～Q₁₄、Q₁₅～Q₁₈により直流電源Eの電源電圧を交流に変換する一対の変換回路部11、12を前記直流電源Eに対して並列接続し、各変換回路部11、12の出力側にトランスTr₁₁、Tr₁₂を介してダイオードD₁₁～D₁₄、D₁₅～D₁₈からなる整流回路部13、14を設け、前記各変換回路部11、12とトランスTr₁₁、Tr₁₂との間に直列コンデンサC₁₁、C₁₂を挿入接続した構成を具備する。

【0011】

また、単位ユニットA₂は、単位ユニットA₁と同一回路構成で、フルブリッジ構成のスイッチング素子Q₂₁～Q₂₄、Q₂₅～Q₂₈からなる並列接続の変換回路部21、22と、各変換回路部21、22の出力側に直列コンデンサC₂₁、C₂₂およびトランスTr₂₁、Tr₂₂を介して接続されたダイオードD₂₁～D₂₄、D₂₅～D₂₈からなる整流回路部23、24とで構成されている。なお、整流回路部13、14、23、24の出力側にLC平滑回路部15が設けられている。

【0012】

このように複数の単位ユニット A_1 , A_2 を直流電源 E に対して並列接続すれば、単位ユニット A_1 , A_2 それぞれの変換容量を増大させることなく、構成部品として電圧・電流の大きな半導体素子や大型のトランスを用いることなく、DC-DCコンバータ全体の変換容量を増大させることができる。

【0013】

しかしながら、図8に示すDC-DCコンバータでは、電圧源である変換回路部 11, 12, 21, 22 を並列接続すると、それぞれの変換回路部 11, 12, 21, 22 の出力電圧の僅かな差異により変換回路部間に横流が流れ、この横流により DC-DCコンバータの出力電流が増加または減少したりしてアンバランス状態が発生し、ひいては過電流発生を招来することになる。このDC-DCコンバータにおける各変換回路部 11, 12, 21, 22 の出力電圧を等しくするためには、変換回路部 11, 12, 21, 22 の出力電圧をフィードバック制御する方法や、各変換回路部 11, 12, 21, 22 での部品間の精度を高めることにより出力電圧の差異を抑制する方法が考えられる。しかし、前者の方法では、制御回路が複雑になり、後者の方法では、部品コストの上昇を招来するという弊害がそれぞれ発生する。

【0014】

そこで、本発明は前記問題点に鑑みて提案されたもので、その目的とするところは、DC-DCコンバータの変換容量を増大させるに際して、各変換回路部の出力電圧に僅かな差異があっても、DC-DCコンバータの出力電流がアンバランス状態になることを阻止することにある。

【0015】

【課題を解決するための手段】

前記目的を達成するための技術的手段として、本発明は、フルブリッジ構成のスイッチング素子により直流電源の電源電圧を交流に変換する一対の変換回路部を前記直流電源に対して並列接続し、各変換回路部の出力側にトランスを介して整流回路部を設け、前記各変換回路部とトランスとの間に直列コンデンサを挿入接続した回路構成を単位ユニットとし、この単位ユニットを前記直流電源に対して n 群設け、各単位ユニットの一方の整流回路部のトランス二次側を n 群間で直

列に接続すると共に、他方の整流回路部のトランス二次側を n 群間で直列に接続したことを特徴とする。

【0016】

本発明に係るDC-DCコンバータでは、直流電源に対して一対の変換回路部、直列コンデンサ、トランスおよび整流回路部からなる単位ユニットを n 群設けたことにより、DC-DCコンバータの変換容量を増大させることができる。このDC-DCコンバータの変換容量を増大させるに際して、 n 群の単位ユニットにおける一方の整流回路部のトランス二次側を n 群間で直列に接続すると共に、他方の整流回路部のトランス二次側を n 群間で直列に接続したことにより、各変換回路部の出力電圧に僅かな差異があっても、一方の整流回路部のトランス二次側と他方の整流回路部のトランス二次側の出力分担を等しくすることができるので、DC-DCコンバータの出力電流がアンバランス状態になることはない。

【0017】

なお、前記DC-DCコンバータでは、 n 群の単位ユニットにおける一対の変換回路部を前記直流電源に対して並列接続した構成としたが、本発明はこれに限定されることなく、一対の変換回路部を直流電源に対して直列接続した構成も可能である。このように一対の変換回路部を直流電源に対して直列接続した n 群の単位ユニットは、前記直流電源に対して並列あるいは直列のいずれかに接続した構成とすることが可能である。

【0018】

【発明の実施の形態】

図1は本発明の実施形態におけるDC-DCコンバータの回路図である。

【0019】

この実施形態のDC-DCコンバータは、 n 群、例えば二群の単位ユニット A_1 、 A_2 を直流電源Eに対して並列接続した回路構成を具備する。なお、単位ユニットは、三群以上設けることも可能である。

【0020】

一方の単位ユニット A_1 は、フルブリッジ構成の二対のスイッチング素子 Q_{11} 、 Q_{14} と Q_{12} 、 Q_{13} および Q_{15} 、 Q_{18} と Q_{16} 、 Q_{17} （例えば、MOS-FET、

バイポーラトランジスタやIGBT)により直流電源Eの電源電圧を交流に変換する一対の変換回路部11, 12を直流電源Eに対して並列接続し、各変換回路部11, 12の出力側にトランスTr₁₁, Tr₁₂を介して二対のダイオードD₁₁, D₁₄とD₁₂, D₁₃およびD₁₅, D₁₈とD₁₆, D₁₇からなる整流回路部13, 14を設け、各変換回路部11, 12とトランスTr₁₁, Tr₁₂との間に直列コンデンサC₁₁, C₁₂を挿入接続した構成を具備する。

【0021】

また、他方の単位ユニットA₂は、単位ユニットA₁と同一回路構成で、二対のスイッチング素子Q₂₁, Q₂₄とQ₂₂, Q₂₃およびQ₂₅, Q₂₈とQ₂₆, Q₂₇(例えば、MOS-FET、バイポーラトランジスタやIGBT)をフルブリッジ構成で接続し、直流電源Eに対して並列に接続された二つの変換回路部21, 22と、それら変換回路部21, 22の各出力側に接続された二つのトランスTr₂₁, Tr₂₂と、各変換回路部21, 22の出力側とトランスTr₂₁, Tr₂₂の一次側との間に挿入接続された直列コンデンサC₂₁, C₂₂と、トランスTr₂₁, Tr₂₂の二次側出力に接続され、二対のダイオードD₂₁, D₂₄とD₂₂, D₂₃およびD₂₅, D₂₈とD₂₆, D₂₇からなる整流回路部23, 24とを具備する。

【0022】

このように複数の単位ユニットA₁, A₂を直流電源Eに対して並列接続すれば、単位ユニットA₁, A₂それぞれの変換容量を増大させることなく、構成部品として電圧・電流の大きな半導体素子や大型のトランスを用いることなく、DC-DCコンバータ全体の変換容量を増大させることができる。

【0023】

このDC-DCコンバータにおける一方の単位ユニットA₁の動作は以下の通りである。なお、他方の単位ユニットA₂の動作も同様であるため、単位ユニットA₂の動作説明は省略する。

【0024】

図2はそのDC-DCコンバータの各スイッチング素子Q₁₁～Q₁₄, Q₁₅～Q₁₈をオンオフさせるゲート信号Vgs₁₁～Vgs₁₄, Vgs₁₅～Vgs₁₈のタイミングチャートを示す。図2で示すように変換回路部11, 12のスイッチング

素子 Q_{11} , Q_{14} と Q_{12} , Q_{13} および Q_{15} , Q_{18} と Q_{16} , Q_{17} を交互にオンオフさせて交流波形出力を得る。この変換回路部11, 12の交流波形出力をトランス T_r_{11} , T_r_{12} により变成し、その二次側出力をダイオード $D_{11} \sim D_{14}$, $D_{15} \sim D_{18}$ からなる整流回路部13, 14により整流することにより所望の直流電圧 V_{OUT} を生成する。

【0025】

二つの変換回路部11, 12では、図2のタイミングチャートで示すように一方の変換回路部11で対をなすスイッチング素子 Q_{11} , Q_{14} のうち、一方のスイッチング素子 Q_{11} （スイッチング素子 Q_{12} はスイッチング素子 Q_{11} の反転）に対して他方のスイッチング素子 Q_{14} （スイッチング素子 Q_{13} はスイッチング素子 Q_{14} の反転）のスイッチング位相を $1/3n$ 周期、この実施形態の場合では $1/6$ 周期遅らせる。

【0026】

また、変換回路部11と12間で対応するスイッチング素子 Q_{11} , Q_{15} について、他方の変換回路部12のスイッチング素子 Q_{15} （スイッチング素子 Q_{16} はスイッチング素子 Q_{15} の反転）のスイッチング位相をスイッチング素子 Q_{11} に対して $1/2n$ 周期、この実施形態の場合では $1/4$ 周期遅らせる。

【0027】

さらに、他方の変換回路部12で対をなすスイッチング素子 Q_{15} , Q_{18} のうち、一方のスイッチング素子 Q_{15} （スイッチング素子 Q_{16} はスイッチング素子 Q_{15} の反転）に対して他方のスイッチング素子 Q_{18} （スイッチング素子 Q_{17} はスイッチング素子 Q_{18} の反転）のスイッチング位相を $1/6$ 周期遅らせる。

【0028】

図3は整流回路部13, 14のそれぞれの出力電圧 V_{11} , V_{12} 、トランス T_r_{11} , T_r_{12} の一次側電圧、各スイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ のドレンーソース間電圧 V_{ds} およびドレイン電流 I_d の波形図である。変換回路部11, 12のスイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ は、図3に示すようなドレンーソース間電圧 V_{ds} およびドレイン電流 I_d でもってスイッチング動作する（図4の表参照）。ここで、図4の表は、各スイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ のドレンーソース間電圧 V_{ds} とドレイン電流 I_d の関係を示す。

$Q_{15} \sim Q_{18}$ の電流値の変化・推移を示す。負荷に一定電力を供給、つまり定電圧出力のもとで一定電流を供給するため、スイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ からの出力電流の合計は、いずれのタイミングにおいても電流値 1 p.u. となる。すなわち、いずれかのタイミングで一方の変換回路部 1-1 のスイッチング素子 $Q_{11} \sim Q_{14}$ からの出力電流が $0 \rightarrow 1 \text{ p.u.}$ に変化していれば、他方の変換回路部 1-2 のスイッチング素子 $Q_{15} \sim Q_{18}$ からの出力電流は $1 \rightarrow 0 \text{ p.u.}$ に変化している。また、別のタイミングで一方の変換回路部 1-1 のスイッチング素子 $Q_{11} \sim Q_{14}$ からの出力電流が 1 p.u. であれば、他方の変換回路部 1-2 のスイッチング素子 $Q_{15} \sim Q_{18}$ からの出力電流は 0 p.u. である。

【0029】

なお、区間 $t_1 \sim t_8$ は、 $0 < t_1 \leq 1/4 \cdot T$, $0 \leq t_2 < 1/4 \cdot T$, $0 < t_3 \leq 1/4 \cdot T$, $0 \leq t_4 < 1/4 \cdot T$, $0 < t_5 \leq 1/4 \cdot T$, $0 \leq t_6 < 1/4 \cdot T$, $0 < t_7 \leq 1/4 \cdot T$, $0 \leq t_8 < 1/4 \cdot T$ の条件の範囲内で自由に変更可能である。この 8 つの条件は or 条件であるが、 $t_1 + t_2 + t_3 + t_4 + t_5 + t_6 + t_7 + t_8 = T$ を満たすことが必要である。電流が増減する区間 t_1 , t_3 , t_5 , t_7 は回路定数により波形が異なるので、実際上、スイッチング損失が発生しない範囲に限られる。

【0030】

各スイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ のスイッチング動作により、トランス T_r_{11} , T_r_{12} の一次側電圧（図 3 の最上段から二番目）にトランス T_r_{11} , T_r_{12} の変成比をかけてその絶対値をとったもの、つまり、一次側電圧の波形を零点で折り返したもの（図 3 の最上段）が、トランス T_r_{11} , T_r_{12} の二次側電圧を整流回路部 1-3, 1-4 のダイオード $D_{11} \sim D_{14}$, $D_{15} \sim D_{18}$ により整流した出力電圧 V_{11} , V_{12} として得られる。この整流回路部 1-3, 1-4 の出力電圧 V_{11} , V_{12} を転流により最も電圧値の高いところでトレースすることにより直流電圧 V_{OUT} が生成される。この転流は、図 3 の矢印で示すタイミングでもって、スイッチング素子 Q_{11} , $Q_{14} \rightarrow$ スイッチング素子 Q_{15} , $Q_{18} \rightarrow$ スイッチング素子 Q_{12} , $Q_{13} \rightarrow$ スイッチング素子 Q_{16} , $Q_{17} \rightarrow$ スイッチング素子 Q_{11} , Q_{14} の順で繰り返し行われる。

【0031】

これらスイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ を前述したスイッチング位相をずらしたタイミングでオンオフさせることにより、整流回路部13, 14の出力電圧 V_1 , V_2 は、転流によりスイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ にドレンイン電流 I_d が流れながらドレインーソース間電圧 V_{ds} が印加される状態がなくなるのでスイッチング損失が発生することはない。また、転流のタイミングを決定するのは、転流のトリガとなっているスイッチング素子 Q_{13} , Q_{14} , Q_{17} , Q_{18} であるが、これらのスイッチング素子 Q_{13} , Q_{14} , Q_{17} , Q_{18} は、ゲート信号が付与されてターンオンしてもドレンイン電流 I_d がトランス T_{r11} , T_{r12} の漏れリアクタンスのために転流後瞬時にピーク電流に達するのではなく、電流の立ち上がりが抑制されることから、ターンオンスイッチング損失が発生することはない。

【0032】

また、変換回路部11, 12とトランス T_{r11} , T_{r12} との間に直列コンデンサ C_{11} , C_{12} を挿入接続したことにより、この直列コンデンサ C_{11} , C_{12} とトランス T_{r11} , T_{r12} の漏れリアクタンスによって構成される微分回路でもって、変換回路部11, 12の出力電圧の平坦部にドループ（傾き）をつけ、立ち上がり部分の高い電圧波形とすることで、転流タイミング時の前後で電圧差を大きくして転流動作を確実に行う。さらに、スイッチング素子 $Q_{11} \sim Q_{14}$, $Q_{15} \sim Q_{18}$ の個体差によるオン抵抗やスイッチング速度のばらつきによって含まれる直流成分をカットしてトランス T_{r11} , T_{r12} の直流偏励磁を防止することも可能である。

【0033】

この実施形態のDC-DCコンバータでは、一対の変換回路部11, 12、直列コンデンサ C_{11} , C_{12} 、トランス T_{r11} , T_{r12} および整流回路部13, 14からなる単位ユニット A_1 と、一対の変換回路部21, 22、直列コンデンサ C_{21} , C_{22} 、トランス T_{r21} , T_{r22} および整流回路部23, 24からなる単位ユニット A_2 とを直流電源Eに対して並列に接続し、それら整流回路部13, 14, 23, 24の出力側にLC平滑回路15を共通して接続している。

【0034】

二群の単位ユニット A_1 , A_2 における一方の整流回路部 13, 23 のトランス二次側を二群間で直列に接続すると共に、他方の整流回路部 14, 24 のトランス二次側を二群間で直列に接続する。このように一方の整流回路部 13, 23 のトランス二次側を二群の単位ユニット A_1 , A_2 間で直列に接続すると共に、他方の整流回路部 14, 24 のトランス二次側を二群の単位ユニット A_1 , A_2 間で直列に接続した構成とすることにより、DC-DCコンバータの変換容量増大のため、並列接続された各変換回路部 11, 12, 21, 22 の出力電圧に僅かな差異があっても、一方の整流回路部 13, 23 のトランス二次側と他方の整流回路部 14, 24 のトランス二次側の出力分担を等しくすることができるので、DC-DCコンバータの出力電流がアンバランス状態になることはない。

【0035】

なお、図1の実施形態におけるDC-DCコンバータでは、単位ユニット A_1 における一対の変換回路部 11, 12、単位ユニット A_2 における一対の変換回路部 21, 22 のそれぞれを直流電源Eに対して並列接続した構成としたが、本発明はこれに限定されることなく、図5および図6に示すように単位ユニット A_1 における一対の変換回路部 11, 12、単位ユニット A_2 における一対の変換回路部 21, 22 のそれぞれを直流電源Eに対して直列接続した構成も可能である。このように一対の変換回路部 11, 12, 21, 22 を直流電源Eに対して直列接続した二群の単位ユニット A_1 , A_2 は、直流電源Eに対して並列に接続した構成（図5参照）あるいは直列に接続した構成（図6参照）のいずれも可能である。

【0036】

【発明の効果】

本発明によれば、直流電源に対して一対の変換回路部、直列コンデンサ、トランスおよび整流回路部からなる単位ユニットをn群設けたことにより、DC-DCコンバータの変換容量を増大させることができる。このDC-DCコンバータの変換容量を増大させるに際して、n群の単位ユニットにおける一方の整流回路部のトランス二次側をn群間で直列に接続すると共に、他方の整流回路部のトラ

ンス二次側をn群間で直列に接続したことにより、各変換回路部の出力電圧に僅かな差異があっても、電流の制御回路や高精度の部品を必要とすることなく、一方の整流回路部のトランス二次側と他方の整流回路部のトランス二次側の出力分担を等しくすることができるので、DC-DCコンバータの出力電流がアンバランス状態になることがなく、高性能のDC-DCコンバータを提供できる。

【図面の簡単な説明】

【図1】

本発明の実施形態で、一対の変換回路部を並列接続した単位ユニットを二群並列接続したDC-DCコンバータの回路図である。

【図2】

図1のDC-DCコンバータの各スイッチング素子をオンオフさせるゲート信号のタイミングチャートである。

【図3】

図1の整流回路部の出力電圧、トランスの一次側電圧、各スイッチング素子のドレイン-ソース間電圧およびドレイン電流の波形図である。

【図4】

図3のトランスの一次側電圧波形の1周期における各スイッチング素子のオンオフ状態を示す表である。

【図5】

本発明の他の実施形態で、一対の変換回路部を直列接続した単位ユニットを二群並列接続したDC-DCコンバータを示す回路図である。

【図6】

本発明の他の実施形態で、一対の変換回路部を直列接続した単位ユニットを二群直列接続したDC-DCコンバータを示す回路図である。

【図7】

DC-DCコンバータの従来例を示す回路図である。

【図8】

本発明の前提となるDC-DCコンバータの一例を示す回路図である。

【符号の説明】

11, 12, 21, 22 変換回路部

13, 14, 23, 24 整流回路部

A_1, A_2 単位ユニット

$C_{11}, C_{12}, C_{21}, C_{22}$ 直列コンデンサ

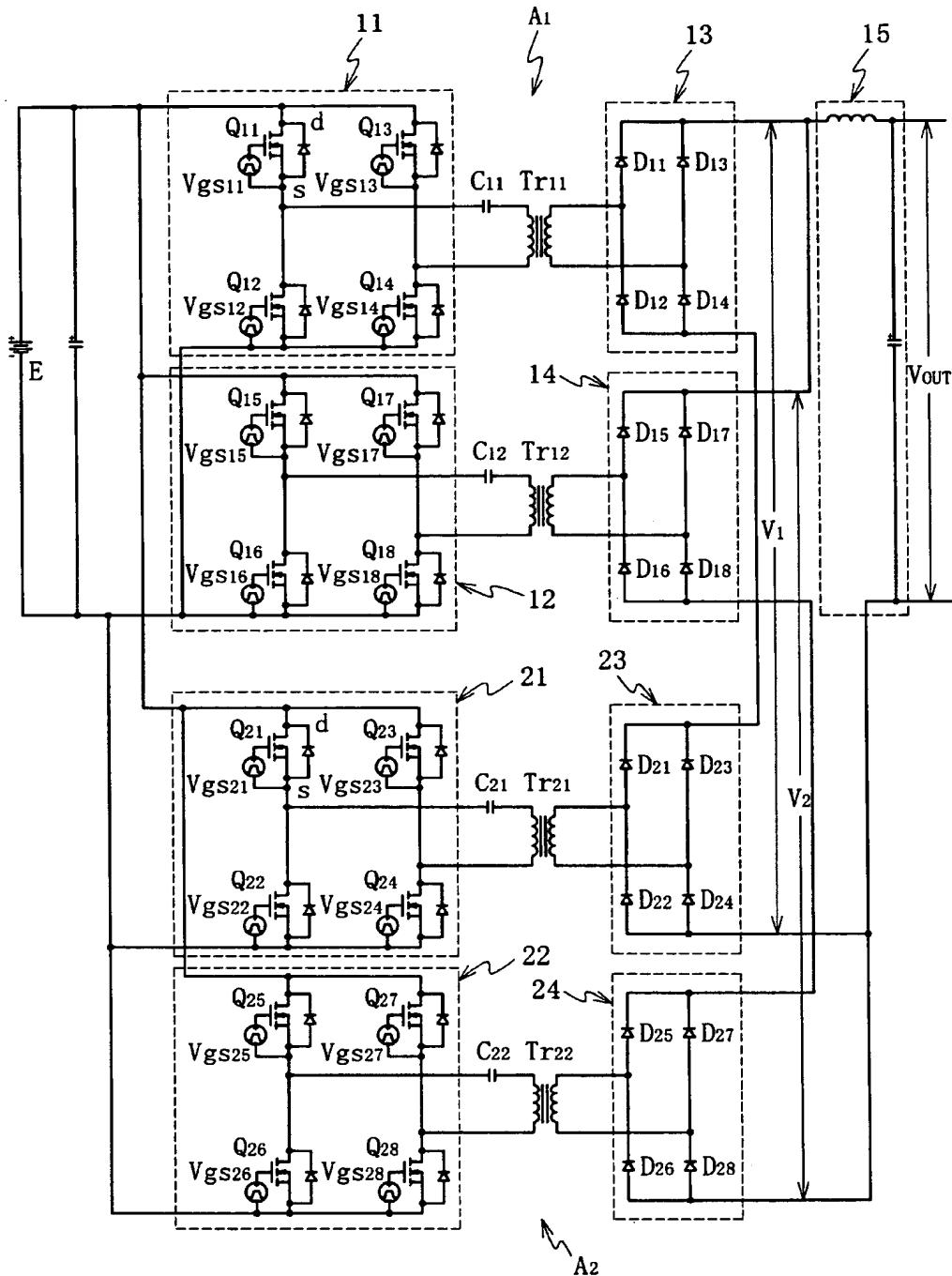
E 直流電源

$T_r_{11}, T_r_{12}, T_r_{21}, T_r_{22}$ トランス

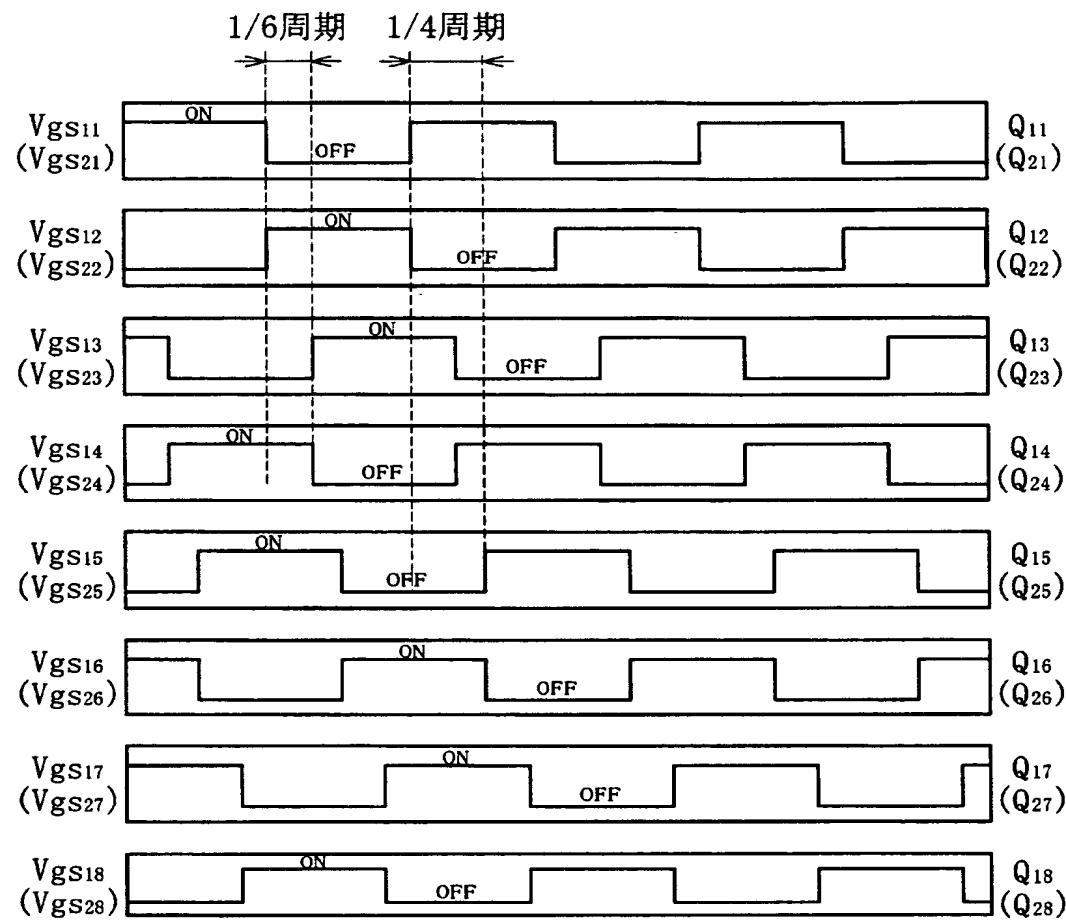
$Q_{11} \sim Q_{18}, Q_{21} \sim Q_{28}$ スイッチング素子

【書類名】図面

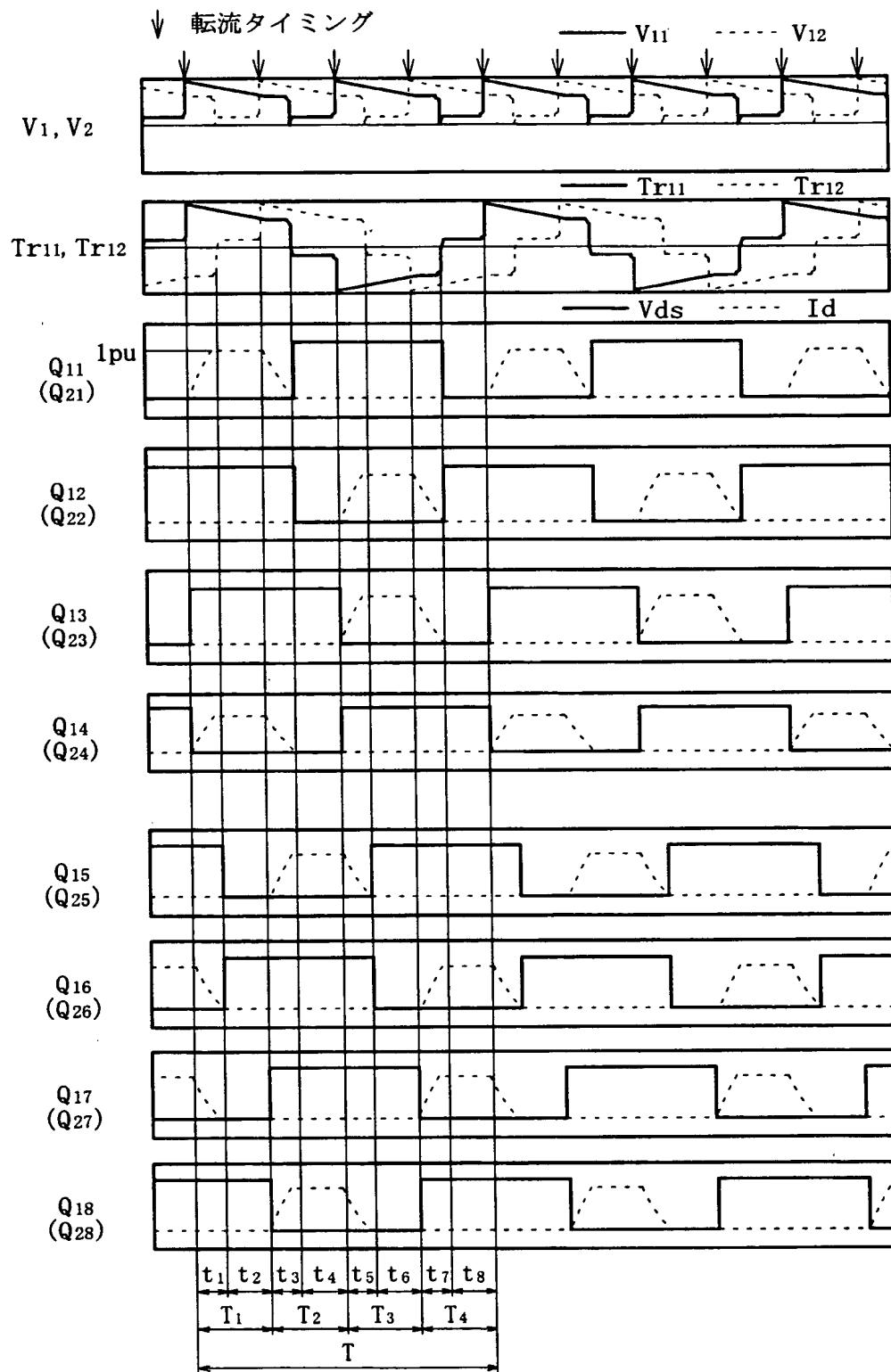
【図1】



【図2】



【図3】

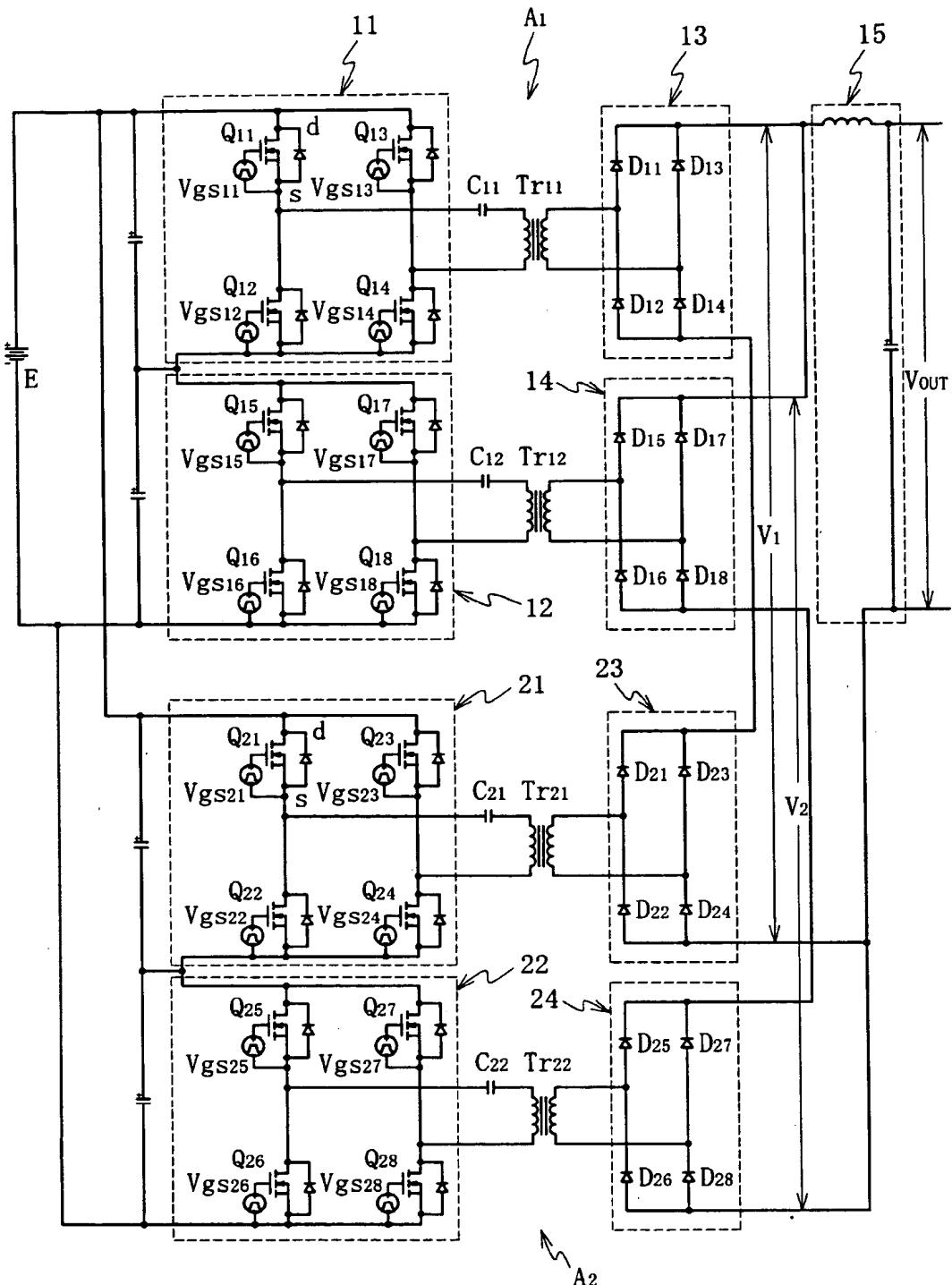


【図4】

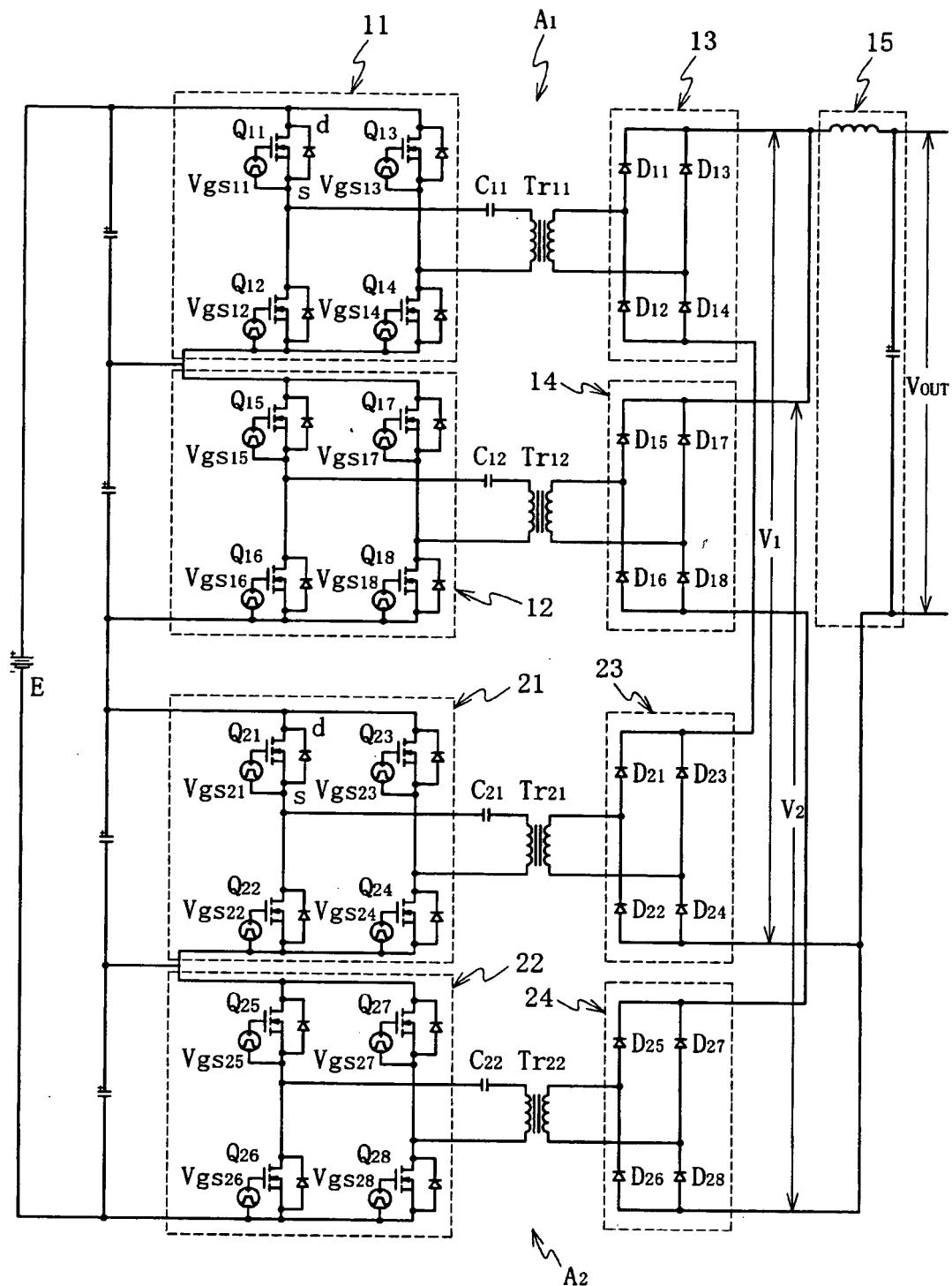
	1周期 [T]							
	1/4周期 T ₁ [1/4・T]		1/4周期 T ₂ [1/4・T]		1/4周期 T ₃ [1/4・T]		1/4周期 T ₄ [1/4・T]	
	t ₁	t ₂	t ₃	t ₄	t ₅	t ₆	t ₇	t ₈
Q ₁₁ , Q ₁₄ (Q ₂₁ , Q ₂₄)	0→1	1→1	1→0	0→0	0→0	0→0	0→0	0→0
Q ₁₂ , Q ₁₃ (Q ₂₂ , Q ₂₃)	0→0	0→0	0→0	0→0	0→1	1→1	1→0	0→0
Q ₁₅ , Q ₁₈ (Q ₂₅ , Q ₂₈)	0→0	0→0	0→1	1→1	1→0	0→0	0→0	0→0
Q ₁₆ , Q ₁₇ (Q ₂₆ , Q ₂₇)	1→0	0→0	0→0	0→0	0→0	0→0	0→1	1→1

注： 0→1 は 電流がゼロから1p.u. まで変化することを示す。
 1→1 は 電流1p.u. で維持されていることを示す。
 1→0 は 電流1p.u. からゼロまで変化することを示す。

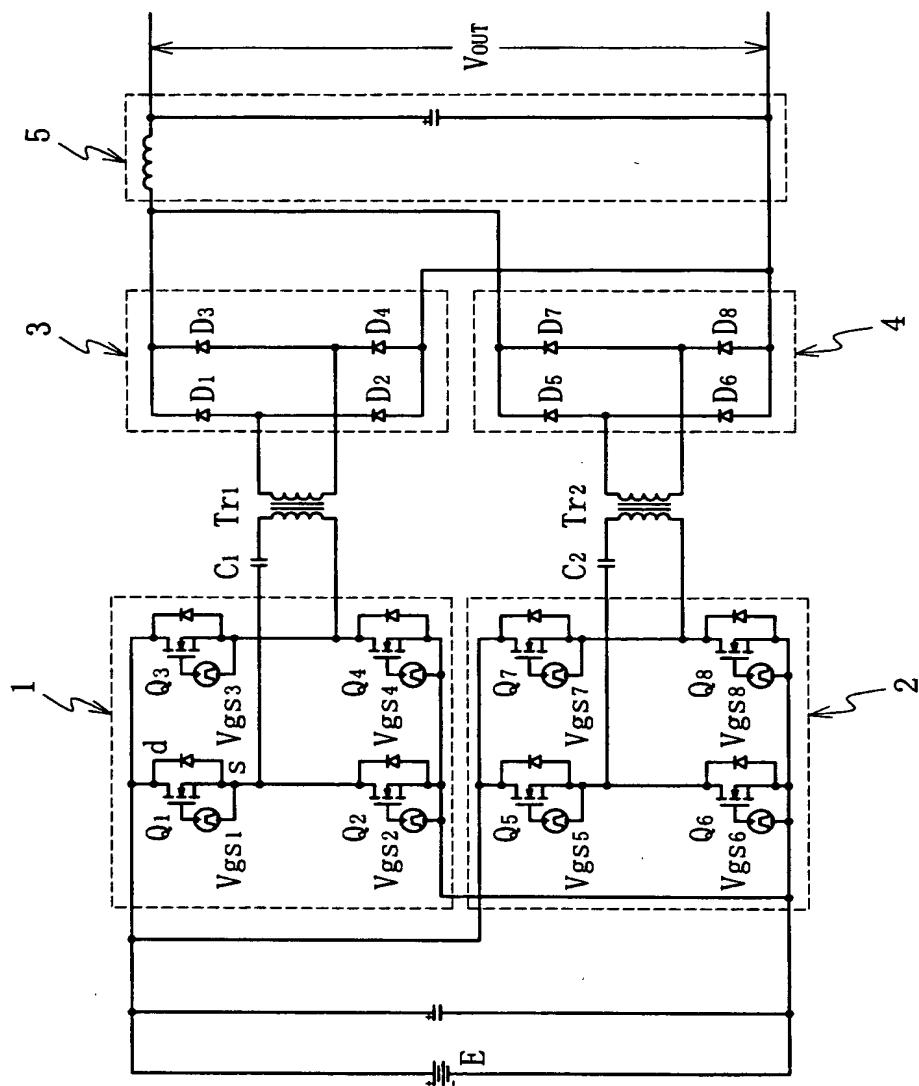
【図5】



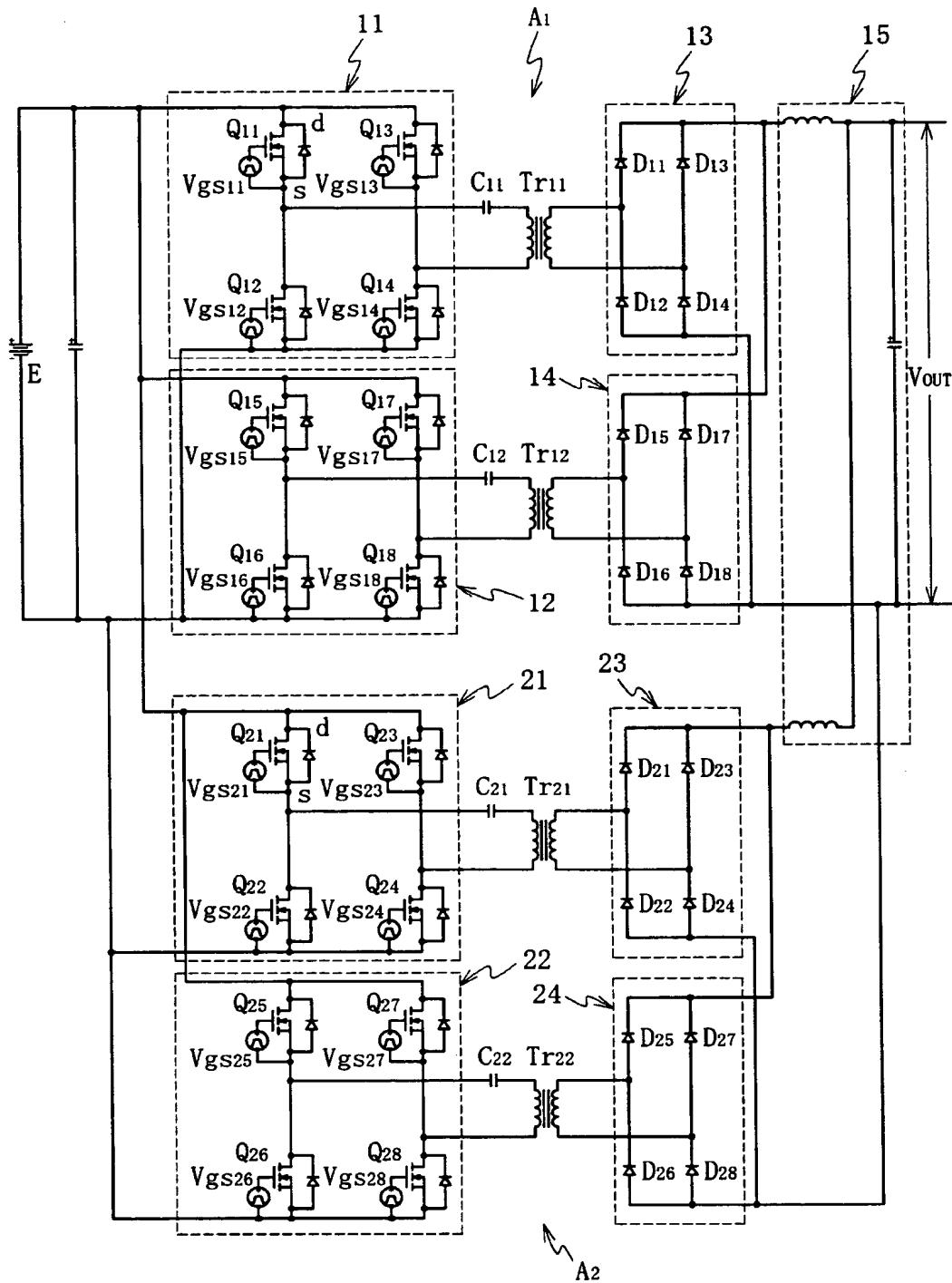
【図6】



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 各変換回路部の出力電圧に僅かな差異があっても、DC-DCコンバータの出力電流がアンバランス状態になることを阻止する。

【解決手段】 フルブリッジ構成からなる二対のスイッチング素子 $Q_{11} \sim Q_{18}$, $Q_{21} \sim Q_{28}$ により直流電源Eの電源電圧を交流に変換する一対の変換回路部11～22を直流電源Eに対して並列接続し、各変換回路部11～22の出力側にトランス $T_{r11} \sim T_{r22}$ を介して整流回路部13～24を設け、各変換回路部11～22とトランス $T_{r11} \sim T_{r22}$ との間に直列コンデンサ $C_{11} \sim C_{22}$ を挿入接続した回路構成を単位ユニット A_1, A_2 とし、この単位ユニット A_1, A_2 を直流電源Eに対してn群設け、単位ユニット A_1, A_2 の一方の整流回路部13, 23のトランス二次側をn群間で直列に接続すると共に、他方の整流回路部14, 24のトランス二次側をn群間で直列に接続する。

【選択図】 図1

出願人履歴情報

識別番号 [000003942]

1. 変更年月日 1990年 8月27日

[変更理由] 新規登録

住 所 京都府京都市右京区梅津高畠町47番地
氏 名 日新電機株式会社